

Arquitectura del Procesador II

Práctico I – Parte 2

Ejercicio 1: Realice la traducción del siguiente código en alto nivel al lenguaje de ensamble del MIPS:

```
for (I=0; I<1000; I++) {  
    A[I] = B[I] + 67;  
}
```

Ejercicio 2: Si usted necesita trabajar con una constante de más de 16 bits, por ejemplo F1F2F3F4, claramente no es posible colocarla dentro del valor inmediato de una instrucción aritmética o lógica, ¿cómo lo resolvería esta dificultad?

Ejercicio 3: ¿Cómo se realiza el llamado y retorno a subrutinas en el MIPS?

Ejercicio 4: ¿Qué es una pseudoinstrucción?

Ejercicio 5: ¿Cómo se traducen las siguientes pseudoinstrucciones?

- `mov $a0, $a1`
- `li $a1, 0xFA00`
- `li $a0, 0xF000A001`
- `la $t0, 0xFFFF0000`
- `lw $t1, 0xFFFF01($a0)`

Ejercicio 6: Analizando el Datapath del Mips, responda:

1. ¿Cuántos bits posee el registro PC?
2. ¿Qué circuito es necesario para realizar la actualización del registro PC?
3. ¿Por qué es necesario tener 2 memorias (una de datos y otra de instrucciones)?
4. ¿Cómo se construye un banco de registros con dos puertos de lectura?
5. ¿Por qué se realiza un shift a izquierda de dos lugares al offset de las instrucciones de branch antes de ser sumado al contenido registro PC?